# 最先端半導体ウェーハ洗浄技術

Advanced Semiconductor Wafer Cleaning Technology

株式会社東芝 セミコンダクター社 プロセス技術推進センター 半導体プロセス開発第四部 フロントエンドプロセス技術開発第三担当 主査 **冨田 寛** HIROSHI TOMITA Advanced ULSI Process Engineering Dept.IV, Process & Manufacturing Engineering Center Toshiba Corporation Semiconductor Company

1. はじめに

国内初の世界標準汎用メモリーとなったNAND型フラッ シュメモリー(電源を切ってもデータが消えない不揮発性の 半導体メモリーの一種)は、近年アプリケーションが益々 広がってきた。デジタルカメラ、携帯電話のメモリーとして 使われ始め、USBメモリーに代表される可搬電子媒体、 可搬音楽媒体として使用されるだけでなく、PC内蔵ハー ドディスクメモリーの置き換えも始まった。このメモリー最大 のメリットは、記憶素子の微細化が容易な構造であること であり、その結果として集積容量の増大化、メモリーチップ の縮小化が進められている。東芝は、2009年には32nm 世代のNAND型フラッシュメモリーの量産開始を計画して いる。次世代NAND型フラッシュメモリーにおいても、現 在、露光装置メーカが開発中の極端紫外線(Extreme UV:EUV)を用いた特殊な露光装置を使用する事なく、リ ソグラフィ技術とプロセス技術を組み合わせた微細パター ン形成技術を用いて、20nmサイズの超微細デバイスの開 発を行っている。

一方、その様な微細パターンを有したデバイス構造で あっても、高い歩留まりで「ものづくり」を行う必要がある。 半導体製造プロセスのウェーハ洗浄工程における洗浄対 象となる異物(パーティクル)は、微細化の代償として致命 欠陥サイズ(Critical dimension)が小さくなる。異物検査装 置では、検出困難な20~30nmサイズの微小パーティクル も洗浄対象となってきている。

微細化とは別に、低消費電力化と高速化を推進する ために次世代の半導体デバイスでは、従来から用いられ てきた標準的な材料(例えば、シリコン酸化膜、シリコン 窒化膜、ポリシリコン膜、タングステンプラグ、銅配線な ど)以外にHigh-k(高誘電率)膜、メタルゲート膜に各種金 属材料が使われ始めている。そのためバックエンドプロセ ス(BEOL:Back End of the Line)だけでなく、フロントエンド プロセス(FEOL:Front End of the Line)でも、金属材料を 溶解しない薬液プロセスが必要になってきた。代表的な 従来のパーティクル除去洗浄液であるアンモニア+過酸化 水素水(SC1:Standard Clean 1)は、金属材料を溶解して しまう懸念が高いため、使用できない工程が増えてきた。

この様な背景のなかで、次世代デバイスのクリティカル 欠陥となる20~30nmサイズの微小パーティクルは、従来の 薬液プロセスを用いた洗浄技術で除去可能であるのか。 更に、同サイズのデバイスパターンに対してダメージレス洗浄 が本当に実現可能であるのか。これらの課題を最初に紹 介し、今後の新しい洗浄技術に関して考察したい。

### 2. 物理洗浄方法の定量解析技術

従来からパーティクルの洗浄効果には、除去率(PRE: Particle Removal Efficiency)を指標として議論がなされて きた。PREは、微粒子計測器で測定されたウェーハ上の パーティクル数、ポスト(洗浄後)値とイニシャル(洗浄前) 値を使って表記される。

#### $PRE(\%) = [(Initial-Post) / Initial] \times 100$

本指標は、相対的に洗浄方法間差を議論するには有 効であるが、同一洗浄条件における微粒子除去効果の 粒径依存性を調べるためには、サンプルに工夫が必要と

なる。我々は、微粒子塗布装置を用いて粒子径を変え て、同一ウェーハ上に既知量の粒子のみを塗布する方法 を採用した。微粒子塗布装置は、MSP社製2300 NPT-1 (日本代理店:GSIクレオス)を用いた。PREの算出に は、KLA-Tencor社製SP2とSURFmonitorを利用した。 図1に2300 NPT-1装置概要図と300mmウェーハに40、 60、80、100、200nmのPSL(ポリスチレンラテックス)粒子を 塗布して、それをSP2で測定した結果を示す。図2に SURF monitorを用いた同一ウェーハを使ったPRE算出方 法の概念図を示した。



2300 NPT-1

#### 図1 2300 NPT-1 概要図と微粒子塗布結果



図2 SURF monitor を用いた PRE 算出方法

今回の微粒子径と粒子数(密度)の条件は、SP2計測環 境、並びに洗浄効率を考慮して設定した。また、今回は PSL球を採用したが、同塗布装置は他の粒子(例えば、シ リカ、シリコン窒化物)も導入できるというメリットがある。

3. 二流体洗浄

代表的な枚葉式二流体洗浄によるPREを、図3に示 した<sup>1)</sup>。窒素流量は14L/min.とした。図3に示した結果の 最大のポイントは、除去が容易で洗浄評価の強制汚染 粒子には不適と言われていたPSL粒子であっても、粒子 径が小さくなるに従ってPREが低下することである。特 に、60nm以下では極端にPREが低下した。



図3 二流体洗浄における PRE の粒子径依存性

次に、40nmと200nmの二つのPSL粒子に対してPREの 窒素流量依存性を図4に示した。200nm PSL粒子は、 極端な流量依存性はなく高いPREを示す。40nm PSL粒 子は、窒素が低流量の際は低いPREを示すが、窒素を 高流量の条件にすることでPREを向上させることができ た。しかし、一般的には二流体洗浄の窒素ガス高流量条 件は、物理力も大きくなるため、パターンダメージの発生確 率が増加する。



図4 PRE のN2流量依存性(40nm/200nm PSL)

図5に35nm CMOS(Complementary Metal Oxide Semiconductor)ゲート構造のダメージ評価を行った結果を 示す。図4にて40nm PSL粒子のPREが改善した窒素 35L/min.の条件では、ウェーハ全面でパターン欠陥を検出

した。同様に40nm PSL粒子が除去できない窒素 14L/min.の条件では、パターン欠陥は殆ど発生しなかっ た。この結果からもパターン欠損ダメージを引き起こさずに、 40nm以下の微小パーティクルを高いPREを維持しながら効 率良く物理洗浄することは非常に困難であることが分かる。



Defect Counts: 1p/wafer Defect Counts: 584p/wafer 図5 パターン欠損評価(左:N<sub>2</sub>=14L/min.、右:N<sub>2</sub>=35L/min.)

従来から提案されているダメージレスのパーティクル 洗浄方法として、物理洗浄を用いない薬液洗浄のみに よるリフトオフプロセスがある。この方法は、下地シリコ ン酸化膜等の絶縁膜をアルカリ洗浄によってエッチング し、パーティクルをリフトオフさせる方法である。PREとア ルカリ洗浄の条件との間には強い相関があり、特に処 理温度が高く、且つアルカリ濃度が高い条件ほどPRE が高くなる。これはPREが、下地膜のエッチング量に依 存していることを意味している。高いPREを得るために 下地を多くエッチングする必要があり、結果として下地 膜に対してはダメージ(膜減り)を与えてしまう。つまり、下 地をエッチングすると言う観点では、SC1アルカリ洗浄も 条件によっては使用できない。特にメタル、High-k 膜を 用いたLogicデバイスでは、下地とゲート構造にアルカリ 及び過酸化水素水に弱い膜を使っているため、パーテ ィクル除去という観点では非常に使いづらい工程の一 つである。

新しい取り組みとして、二流体ジェット洗浄に用いる液体を工夫する提案を、我々は行っている<sup>1)</sup>。本提案では、ウェーハ上に形成されているStagnant layer(停滞層)をコントロールすることを検討している。図6に表面張力をコントロールした液体を用いて二流体ジェット洗浄を行った結果を示した。純水(DIW)を用いた二流体ジェット洗浄 条件ではPREが低いが、IPA(イソプロピルアルコール)を添加した条件ではPREが飛躍的に向上する。更にアルカ



図6 液体条件を換えた二流体洗浄における PRE のパーティクルサイズ依存性

リを微量添加した条件では、更にPREが向上した。この PRE向上のモデルはIPA添加によって液体の表面張力が 低下することで、①粒子と基板間への液体浸透性が増し たことと、②基板上の液膜厚、特にStagnant layerが薄く なることにより、二流体ジェットの液玉がウェーハ表面の微 小サイズのPSL粒子に対しても影響を与えたためと考えて いる。

次に、IPA添加の二流体ジェット洗浄における35nm CMOSゲート構造のダメージ評価を行った結果を図7に 示す。純水の同条件と同様に二流体ジェット洗浄による ゲートパターンダメージは、発生させないことを確認し た。最後に表1にPRE、ゲートダメージ発生量をまとめ た。表1に示したように、従来の純水をベースとした二流 体ジェット洗浄では、微小パーティクルをパターン欠損を 発生させずに除去することは困難であったが、IPAを添 加した二流体ジェット洗浄の採用で高いPREとダメージ レスを同時に実現できる可能性を示した。この低表面張 力液体を洗浄に用いる方向性は、今後の微細パターン の洗浄には必要不可欠な技術になると思われる。



図7 パターン欠損評価(左:DIW、右:希釈 IPA)

#### 表1 二流体ジェット洗浄性能まとめ

二流体ジェット洗浄	40nm PSL PRE (%)	パターン欠損(個/wafer)
純水 (N <sub>2</sub> =14L/min.)	<10	1
純水 (N2=35L/min.)	>80	584
希釈IPA (N <sub>2</sub> =14L/min.)	>80	0

#### 4. 枚葉超音波洗浄

超音波洗浄を次世代の微細パターン洗浄に適用する ためには、超音波印加時に形成されるキャビテーションの 物理強度を定量的に把握し、キャビテーション自体を制御 可能であるかを検討する必要がある<sup>2)</sup>。

#### 4.1 キャビテーションのモニタリング方法

一般的に用いられているデバイスパターンの欠損有無 評価からは、超音波印加時に発生するキャビテーション のパワー解析までを行うことは困難である。また、ソノルミ ネッセンス(液体中の気泡が超音波によって圧壊した時に 起こる発光)を用いたキャビテーション有無評価では、本 来の三次元情報をCCDカメラ等で二次元情報として取り 込むため、キャビテーションの一つ一つの信号を分離、解 析することは不可能となる。また同技術では、ウェーハ洗 浄処理中のデバイスパターン形成領域近傍の状態を直 接モニターすることが出来ない。そこで、我々は、超音波 洗浄時の真のキャビテーション力を直接観察するため に、ブランケット膜の金属膜(アルミニウム)とレジスト膜を キャビテーションダメージ評価用の「イメージング フィルム: Imaging film」として用いることを検討した。

図8、9にアルミニウム金属膜上、及びレジスト膜上に形成された特徴的なキャビテーションダメージSEM(Scanning Electron Microscope)写真を各々示した。このSEM写真からは、アルミニウム膜であってもレジスト膜であっても膜表面に特異的な穴状のダメージ(穴欠陥)が形成されていることが分かる。穴の形態としてもSingle/Twin/Triple holeがあり、この穴を穿つ力が超音波印加時に形成されるキャビテーションの力と考えられる。すなわち、このダメージが、パターン欠陥を引き起こす超音波洗浄起因のダメージと言える。

図10に超音波洗浄実施時に形成された、代表的なゲートパターン欠損とアルミニウム膜上に形成された穴欠陥を並



図8 キャビテーションダメージ(アルミニウム膜) (a) Single、(b) Twin、(c) Triple



図9 キャビテーションダメージ(レジスト膜) (a) Single、(b) Twin、(c) Triple

べて示す。このSEM写真では、ゲートパターン欠損(a)から は、たまたま二つ別々のキャビテーションが近接領域で発 生してゲートダメージを発生させたと理解できるが、実際は Imaging filmであるアルミニウム膜上の穴欠陥(b)から、 Twinのキャビテーションダメージがゲート構造に働いてダメー ジを引き起こしていると推察できる。また、ゲートパターン欠 損(a)ではキャビテーションの有無は判別できるが、ダメージ 力を算出することは困難である。一方のアルミニウム膜上に 形成された穴欠陥(b)からは膜材質、穴の大きさ、穴深さ の情報からキャビテーションパワーを算出することが可能と 言える。



図10 ゲートパターン欠損ダメージとアルミニウム穴欠陥 (a)ゲートパターン欠損、(b)Twin holes on Al

図11にSingle及びTwinの穴欠陥の数例を挙げた。このSEM写真からは、単一の穴欠陥であっても、下地シリコン基板の表面まで完全に見えている穴と、クレータ形状の中央のみ下地の表面が見えている穴欠陥があることが分

かる。また、Twin欠陥では、2μm枠内に少し離れて二つの穴欠陥を形成している場合と、二つの穴が一つの穴欠陥として結びついた場合がある。

これらの穴欠陥は、キャビテーション起因のダメージと考 えられる。このダメージを低減させなければ、微細パターン が形成されているウェーハに対して、パターン欠陥を抑制し た超音波洗浄は実現不可能と考えられる。



図11 キャビテーションダメージの例 (a) Single、 (b) Twin

#### 4.2 パターンダメージ形成モデル

キャビテーションパワーを下げるために、超音波振動子 周波数を高周波数ヘシフトすることを検討した3)。高周波 数振動を採用することでキャビテーションのパワーを低減 することは可能であったが、同時にPREの低下を引き起 こした。更にゲートダメージ発生量を低減することは可能で あったが、皆無にすることは不可能であった。これらの結 果から、超音波洗浄の一番の課題は、デバイスが形成 されているウェーハ最表面を避けて(離れて)如何にキャビ テーションを発生させるかである。図12にキャビテーション ダメージの発生モデルを示した。キャビテーションによって ウェーハに与えられるダメージは、ウェーハからのキャビテー ション発生距離で決まるというモデルである。キャビテー ションサイズは、本来は超音波振動子の周波数で一義的 に決まるサイズであり、キャビテーションのエネルギーは周波 数で定まる。従って、ウェーハ直上でキャビテーションが発 生した場合には、下地ウェーハに強いダメージを引き起こ す。逆にウェーハから離れ過ぎた場所でキャビテーションが 発生した場合には、下地ウェーハにダメージを与えないが、 同時にパーティクルも除去できない。

このキャビテーションダメージ発生モデルを考慮した、次 世代デバイス向けの超音波洗浄によるパーティクル除去を 考察すると、先ずは微細化デバイス向けにキャビテーション パワーを一義的に下げること。且つ微細化デバイスが形 成されているウェーハ表面から離れた所でキャビテーション を発生させる、キャビティー制御技術が必要になると思わ れる。今後、洗浄装置メーカ、超音波振動子メーカからの 提案を待ちたい。



図12 キャビテーションダメージ発生モデル

#### 5.32nm 以降の次世代微細パターン向けの洗浄方法とは

本編にて紹介してきた洗浄プロセスの課題は、全てデバ イス微細化が進むことによって、新たに考慮すべき課題とし て挙げられた事柄である。更にその課題は、新しいデバイ ス構造や微細化が更に進んだデバイス寸法に対して、不 都合(オーバーエッチングや基板掘れ等)が発生しないよう に、既設洗浄プロセスレシピの局所最適化ワークを行うだ けでは課題を克服できないほど、技術困難度が高い問題 だと思われる。従って、最小寸法が30nm以下の次世代デ バイスにおいて、その洗浄プロセスを確立するためには、従 来の経験則からだけで解を求めるのではなく、物理現象を 理解し、制御する新たな、且つ有効なパラメーターを導入し た新しい洗浄技術が必要と思われる。

しかしながら、30nm以下の微細なデバイスパターンの 欠損(ダメージ)を発生させずに、パターンサイズよりも大き いパーティクルを除去することが原理的に可能であるのか をもう一度考え直す必要がある。そのためには、パーティ クル付着形態(ドライとウエット)の理解を進めるのと同時 に、ウェーハ(下地膜種毎)に対してのパーティクル付着力 測定技術を確立し、パターンダメージレスの洗浄の解があ るのかを見極める必要がある。その際、解無しの場合は 高度な洗浄技術を探求しても意味が無くなる。そのため、 新しい洗浄技術の探求とは別に、ウェーハに対してパーティ クル付着を防止する各種プロセス(プロセスとハード)の清浄 化と、プロセス材料(レジスト、塗布膜、薬品等)中のパー ティクルに対してのフィルタリング技術の開発が益々重要に なると思われる。

## 引用文献

- 1) 吉水、犬飼、梅澤、林、大口、冨田",新規な二流体洗 浄方法を用いた効率的なナノサイズ粒子除去",2009年春 季第56回応用物理学関係連合講演会
- 2) 冨田、犬飼、梅澤、季, UCPSS 2008 proceeding, p. 695, Sept.2008
- 3) 飛沢、山田、梅澤、冨田、Yilamas Nick、松角,"近接超 音波洗浄機における高周波超音波を用いた場合のパー ティクル除去性能とパターンダメージ評価"2009年春季第 56回応用物理学関係連合講演会

